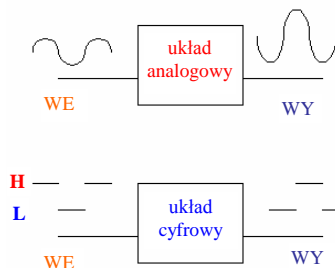


UKŁADY SCALONE

S 2016

- **Układy cyfrowe:** przetwarzanie sygnałów o dwóch wartościach napięć (ewentualnie prądów): wysokiej (H-high) i niskiej (L-low).
- **Układy analogowe:** przetwarzanie napięć (lub prądów), których wartości zawierają się w pewnym przedziale wartości.



The Nobel Prize in Physics 2000

"for basic work on information and communication technology"

"for developing semiconductor heterostructures used in high-speed- and opto-electronics"

"for his part in the invention of the integrated circuit"



Zhores I. Alferov

© 1/4 of the prize

Russia

A.F. Ioffe Physico-Technical Institute
St. Petersburg, Russia

b. 1930



Herbert Kroemer

© 1/4 of the prize

Federal Republic of Germany

University of California
Santa Barbara, CA, USA

b. 1928



Jack S. Kilby

© 1/2 of the prize

USA

Texas
Instruments
Dallas, TX, USA

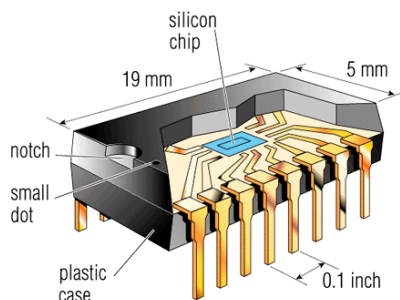
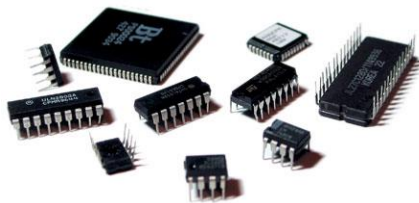
b. 1923
d. 2005

Jack S. Kilby - german, 1957

Robert Noyce - krzem, technologia planarna, 1957



← Pierwszy układ scalony

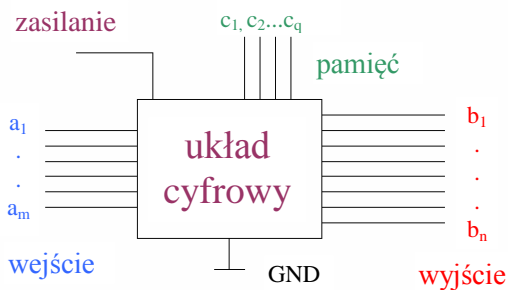


Układ cyfrowy posiada: m wejść, n wyjść i q stanów pamięciowych

Wektory a , b , czy c =====> słowa logiczne

Bit: element podstawowy słowa logicznego

Bajt: słowo ośmiobitowe



- Stan słowa wyjściowego zależy od aktualnego stanu słowa wejściowego
- Stan słowa pamięci zależy zarówno od aktualnego stanu słowa wejściowego oraz od stanu słowa poprzednio zapamiętanego

Układy cyfrowe wykonują określone funkcje logiczne

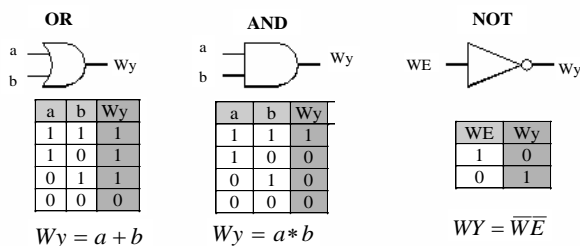
Działanie układów cyfrowych opisuje dwuwartościowa algebra Boole'a

(logika matematyczna)

Bramki logiczne: elementy elektroniczne realizujące funkcje logiczne

(wytwarzane jako monolityczne układy elektroniczne)

PODSTAWOWE FUNKTORY LOGICZNE <=> BRAMKI LOGICZNE

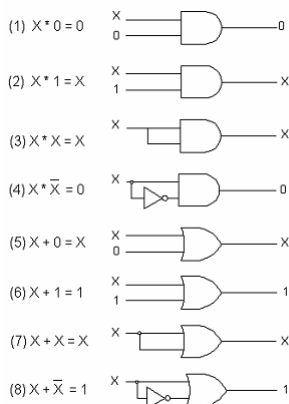


Poziomom elektrycznym H i L układu cyfrowego odpowiadają wartości logiczne:

1, 0

prawda, fałsz

Podstawowe twierdzenia i tożsamości algebry Boole'a



Prawa przemienności

$$x + y = y + x$$

$$x * y = y * x$$

Prawa łączności

$$x + (y + z) = (x + y) + z = x + y + z$$

$$x * (y * z) = (x * y) * z = x * y * z$$

Prawa rozdzielności:

$$x * (y + z) = x * y + x * z$$

$$(x + y) * (w + z) = x * w + y * w + x * z + y * z$$

$$\text{stąd: } (x + y) * (x + z) = x + y * z$$

Inne tożsamości:

$$\overline{(\bar{x})} = x$$

$$x + x * y = x$$

dowód: $x + x * y = x * (1 + y) = x * 1 = x$

$$x + \bar{x} * y = x + y$$

$$x * y + \bar{x} * y = y \quad (\text{przydatne przy minimalizacji funkcji!})$$

$$(x + y) * (\bar{x} + y) = y$$

Prawa de Morgana:

$$\overline{a + b} = \overline{a} * \overline{b}$$

$$\overline{a * b} = \overline{a} + \overline{b}$$

warto zapamiętać !!!

Najbardziej uniwersalne bramki: **NAND** (NOT-AND)



a	b	WY
1	1	0
1	0	1
0	1	1
0	0	1

NOR (NOT-OR)



a	b	WY
1	1	0
1	0	0
0	1	0
0	0	1

Podstawowe twierdzenie logiczne:

Każdą funkcję logiczną można złożyć z kombinacji trzech podstawowych działań logicznych: alternatywy (OR), koniunkcji (AND) oraz negacji (NOT).



Każdą funkcję logiczną można utworzyć z pewnej kombinacji **tylko** bramek NAND lub **tylko** bramek NOR

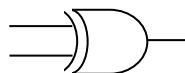
Układy logiczne:

- **kombinatoryczne** - stan wyjść określony jednoznacznie przez stan wejść
- **sekwencyjne** - odpowiedź zależy od stanu układu przed pobudzeniem

Exclusive OR

(różnica symetryczna)

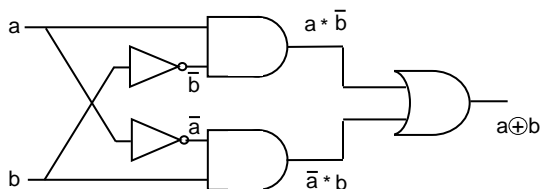
Jedna z bardziej użytecznych funkcji (bramek) logicznych



EX-OR

$$a \oplus b = \overline{a} * b + a * \overline{b}$$

a	b	WY
0	0	0
1	0	1
0	1	1
1	1	0



TABLICE KARNAUGH'a - podstawowe pojęcia

Tablice Karnaugh'a to sposób przedstawienia funkcji logicznej

Przykład:
funktor logiczny AND

$f(a,b) = a \wedge b$

a	b	y
0	0	0
0	1	0
1	0	0
1	1	1

Każdej linii Tabeli Prawdy odpowiada komórka w tablicy Karnaugh'a
Sekuencję adresów komórek opisuje kod Graya:
- sąsiednie adresy różnią się pojedynczym bitem

Zasada tworzenia tablic Karnaugh'a dla funkcji logicznych trzech lub czterech argumentów

TABLICE KARNAUGH'a - minimalizacja funkcji logicznych

Funkcja logiczna określona na podstawie Tabeli Prawdy:

a	b	c	y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

$$y = (\bar{a} \bar{b} \bar{c}) \vee (\bar{a} \bar{b} \bar{c}) \vee (\bar{a} \bar{b} \bar{c}) \vee (\bar{a} \bar{b} \bar{c})$$

Sum-of-products expression

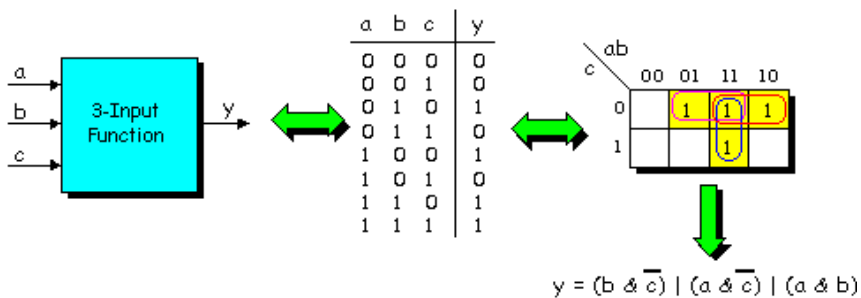
Ta sama funkcja logiczna **zminimalizowana**
metodą graficznej analizy Tablicy Karnaugh'a (metoda grupowania par)

a	b	c	y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

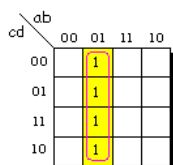
$$y = (\bar{a} \bar{c}) \vee (a \bar{b})$$

$a \wedge b + \bar{a} \wedge b = b$

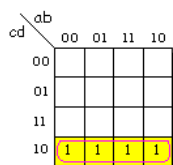
Inny przykład minimalizacji funkcji 3-wejściowej:



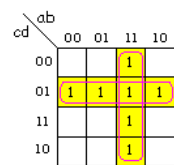
Reguły (wybrane) minimalizacji funkcji 4-wejściowej



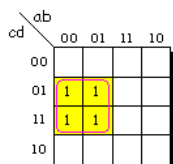
$$y = (\bar{a} \& b)$$



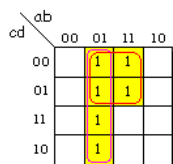
$$y = (c \& \bar{d})$$



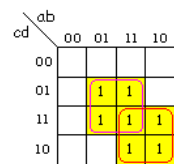
$$y = (a \& b) \mid (\bar{c} \& d)$$



$$y = (\bar{a} \& b)$$

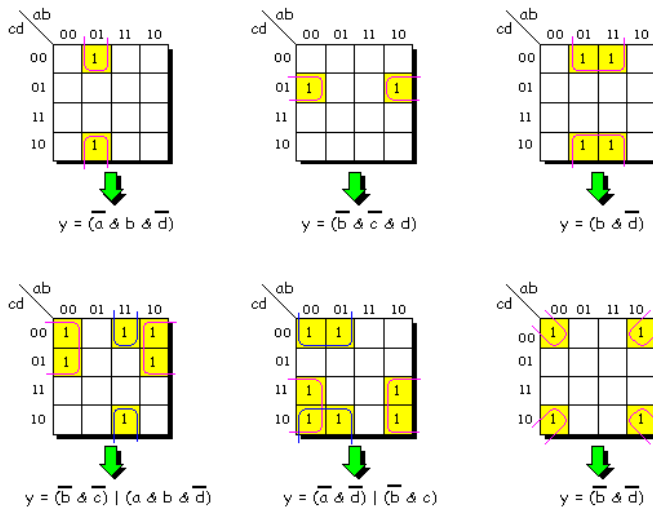


$$y = (\bar{a} \& b) \mid (b \& \bar{c})$$



$$y = (b \& \bar{d}) \mid (a \& c)$$

Reguły (wybrane) minimalizacji funkcji 4-wejściowej c.d.

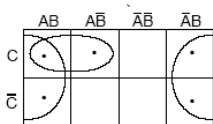
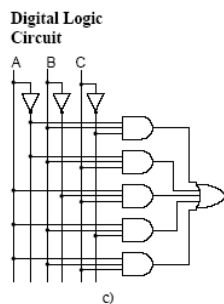


Przykład minimalizacji funkcji

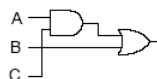
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Product Terms
 $\bar{A}\bar{B}\bar{C}$
 $\bar{A}BC$
 $A\bar{B}C$
 ABC

Sum-of-Products Expression
 $\bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C + ABC$



Układ „zminimalizowany”

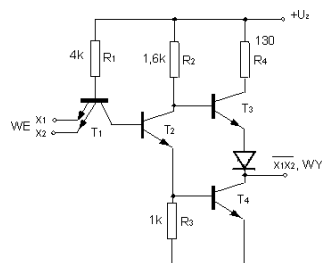
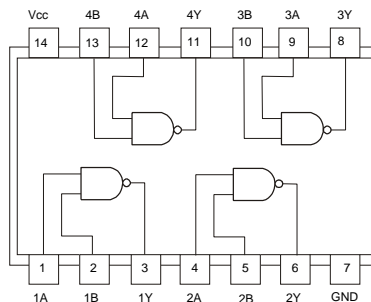
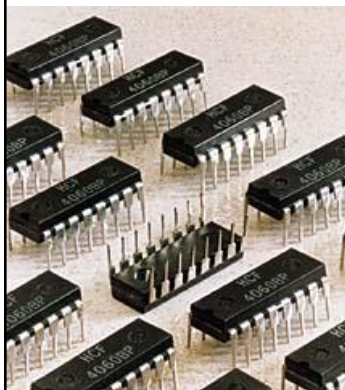


Przykład: implikacja $f(a,b) := a \Rightarrow b$

Układ 74F00 - cztery dwuwejściowe bramki NAND

$$Y = \overline{AB}$$

Układ elektroniczny realizujący funkcję logiczną:
„NAND dwóch argumentów”



Dane techniczne:
katalog producenta

Z bramek cyfrowych (bramek logicznych) tworzymy złożone układy elektroniczne

Grupy bramek cyfrowych tworzą tzw. rodziny

Przykład: **rodzina TTL** (Transistor - Transistor Logic), a w niej **seria 74**

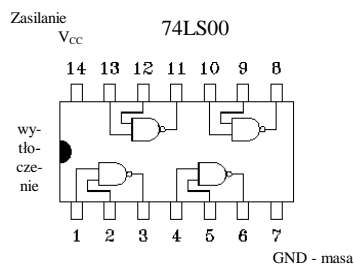
Przedstawiciel:

układ scalony typu 74xx00 - cztery bramki NAND

(xx oznacza rodzaj bramki: S-szybka,

LS-szybka małej mocy,

.....



Zasilanie układu: VCC i GND

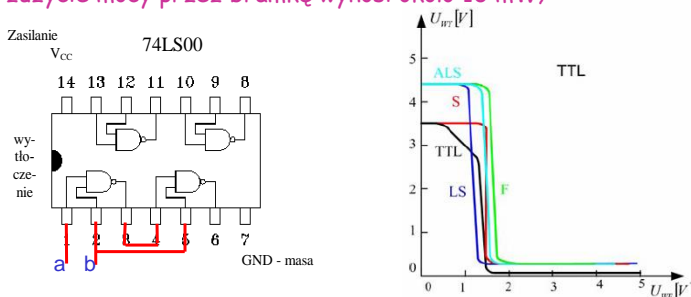
- Układ scalony działa (realizuje funkcje logiczne) po podłączeniu zasilania
- Wejścia i wyjścia bramek wyprowadzone na zewnętrzne „nóżki” układu scalonego
- Wartości napięć między wejściami i wyjściami a GND określają poziomy logiczne

Inne układy: 7402 - cztery bramki NOR, 7440 - 8-wejściowa bramka NAND itd.

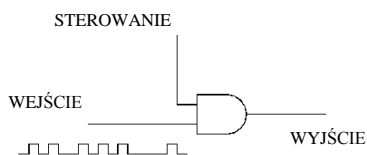
Patrz: katalog układów TTL na stronach internetowych Pracowni

Zasady budowania elektroniki z układami TTL serii 74 :

- układy zasilają się napięciem 5 ± 0.25 V;
- układy pracują w logice dodatniej („1” \Leftrightarrow 5V[H], „0” \Leftrightarrow 0V[L])
- napięcie odpowiadające logicznemu zeru zawiera się między 0 a 0.4 V z dopuszczalnym marginesem błędów 0.4 V;
- napięcie odpowiadające logicznej jedynce wynosi 3.3 V lecz nie mniej niż 2.4 V z marginesem błędów 0.4 V;
- wejście bramki niepołączone znajduje się w stanie logicznym „1”;
- **wyjść bramek nie wolno łączyć równolegle!!! Może to spowodować uszkodzenie;**
- średni czas propagacji sygnału przez bramkę wynosi od 1 do 30 ns (typowo - około 10 ns);
- średnie zużycie mocy przez bramkę wynosi około 10 mW;



Bramka AND do sterowania przepływem informacji



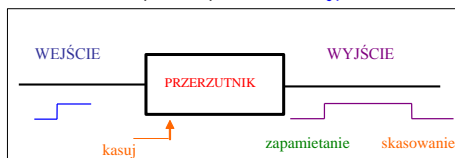
Impulsy wejściowe pojawiają się na wyjściu wtedy i tylko wtedy, gdy na wejściu sterującym istnieje stan logiczny „1”

Przerzutniki

Układy logiczne sekwencyjne - odpowiedź zależy od stanu układu przed pobudzeniem

(dotychczas mówiliśmy o układach logicznych kombinatorycznych - stan wyjść określony jednoznacznie przez stan wejść)

Przerzutniki: klasa urządzeń cyfrowych → najprostsze układy pamięciowe



Przerzutnik zapamiętuje zmianę stanu logicznego wejścia

Stan zapamiętania sygnalizowany jest zmianą stanu wyjścia

Kasowanie stanu zapamiętania:

- przez podanie sygnału na wejście kasujące - **przerzutnik bistabilny**
- samoistnie, po czasie założonym przez konstruktora:

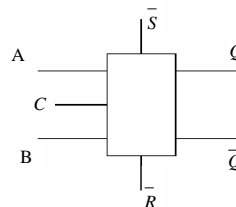
przerzutnik monostabilny

przerzutnik astabilny

Przerzutniki bistabilne:

- asynchroniczne: stan wyjścia ustalany jest przez stan wejść
- synchroniczne: ustalenie stanu wyjścia sterowane impulsami zegara

Przerzutniki bistabilne



♦ **wejścia informacyjne** (A i B) określają stan wyjścia

♦ **wejścia asynchroniczne** R i S, (lub \bar{R} i \bar{S}),

- wymuszają odpowiednio „0” lub „1” na wyjściu Q (stany przeciwne na \bar{Q})

- mają „wyższy priorytet”:

wymuszają stany wyjścia niezależnie od stanów na wejściach informacyjnych

Przerzutniki bistabilne **synchroniczne**:

- wejście C synchronizacji sygnałem zegara

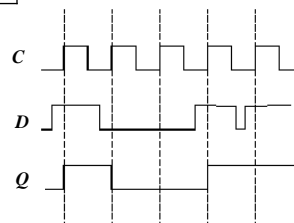
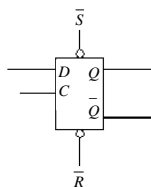
- stan na wyjściach Q i \bar{Q} ustala się po podaniu impulsu zegara na C

Przerzutnik typu D synchroniczny

- jedno wejście informacyjne „D”
- wejścia asynchroniczne \bar{S} \bar{R}
- wejście synchronizacji C
- standardowe wyjścia Q i \bar{Q}

D	Q
0	0
1	1

wyjście Q wtóruje dokładnie wejściu D



podstawowy układ pamięciowy !!!

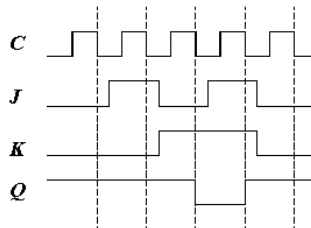
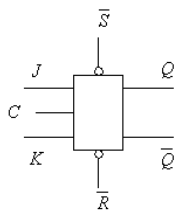
Z definicji (konstrukcji):

Wyjście Q przyjmuje wartość logiczną wejścia D w chwili pojawienia się narastającego zbocza impulsu zegara

Przerzutnik JK (Master - Slave) - przerzutnik bistabilny synchroniczny

tabela prawdy:

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n



Przerzutnik dwutaktowy:

- stan wyjściowy wywołany jest przez **opadające zbocze impulsu zegara**
- stany na wejściach J i K muszą być ustalone przed pojawieniem się impulsu zegara
- stany na wejściach J i K w chwili narastania zbocza impulsu zegara określają stan wyjścia wywołany przez najbliższe zbocze opadające.

Przerzutniki c. d.

Przerzutnik typu T: licznik, dzielnik częstości

Definicja przerzutnika typu T: każdy impuls wejściowy (zegara) zmienia stan wyjścia

Wykorzystując przerzutnik typu JK można zrealizować inne typy przerzutników

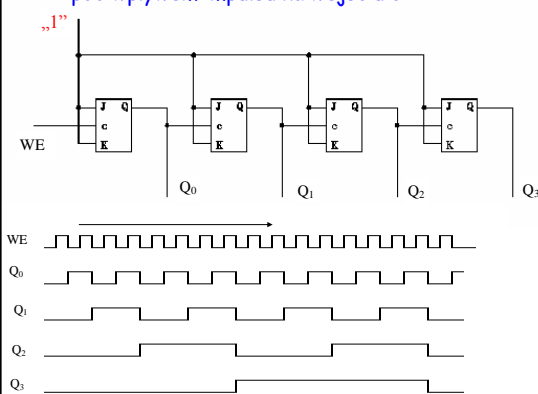
Realizacja synchronicznych przerzutników T i D z wykorzystaniem JK



Liczniki - zliczanie impulsów

licznik szeregowy - szeregowo połączone bistabilne przerzutniki synchroniczne JK

każdy przerzutnik zmienia swój stan na przeciwny pod wpływem impulsu na wejściu C



Dodatkowa funkcja: dzielnik częstości !

Licznik złożony z n przerzutników może zliczyć do 2^n impulsów

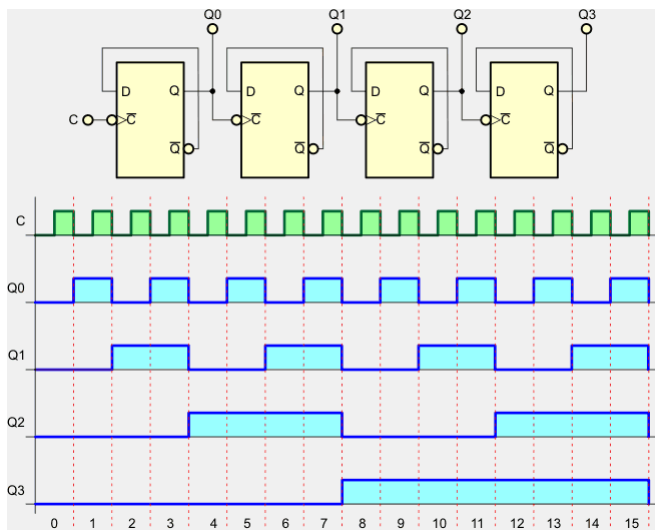
Kod stanów licznika czterobitowego = kod **heksadecymalny**

LICZBA	CYFRA W KODZIE HEKSADECYMALNYM	ZAPIS DWÓJKOWY $2^3 \ 2^2 \ 2^1 \ 2^0$
0	0	0 0 0 0
1	1	0 0 0 1
2	2	0 0 1 0
3	3	0 0 1 1
4	4	0 1 0 0
5	5	0 1 0 1
6	6	0 1 1 0
7	7	0 1 1 1
8	8	1 0 0 0
9	9	1 0 0 1
10	A	1 0 1 0
11	B	1 0 1 1
12	C	1 1 0 0
13	D	1 1 0 1
14	E	1 1 1 0
15	F	1 1 1 1

Czterobitowy licznik szeregowy: układ 7493

Liczniki - zliczanie impulsów

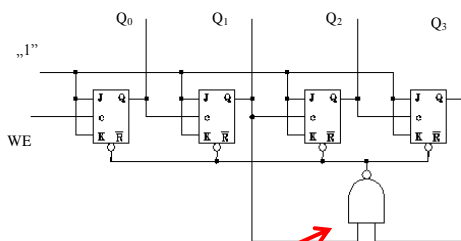
licznik binarny szeregowy może być wykonany z przerzutników D skonfigurowanych do przerzutnika T



Liczniki dziesiętne - pracujące w kodzie dziesiętnym -

BCD (Binary Coded Decimal)

Zliczanie modulo 10



Najprostszy układ dekodera

CYFR A	BCD
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

W szeregowym liczniku BCD bramka AND wykrywa dziesiątkę (stan 1010) i zeruje licznik za pomocą asynchronicznych wejść kasujących \bar{R}

Liczniki BCD w układach 7490

Wzmacniacze operacyjne

- należą do najbardziej uniwersalnych układów elektronicznych
- istnieją w postaci układów scalonych

Każdy wzmacniacz operacyjny dwa wejścia:

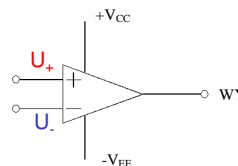
(-) - odwracające fazę (sygnał wyjściowy jest przesunięty w fazie o 180° względem sygnału wejściowego),

(+) - nieodwracające fazy

Realizuje funkcję:

$$U_{WY} = A \cdot (U_+ - U_-)$$

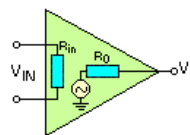
gdzie A - wzmacnienie układu



- Zasilanie dwubatteryjne
- Napięcia zasilania $+V_{CC}$ i $-V_{EE}$ (z dwóch niezależnych źródeł)
- Wartości napięć U_+ , U_- i U_{WY} oraz V_{CC} i V_{EE} określone względem wspólnego poziomu odniesienia - masy

Idealny wzmacniacz operacyjny:

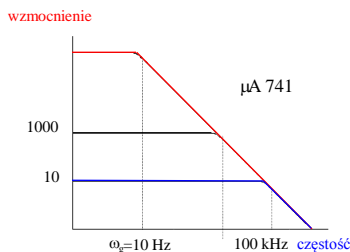
- **wzmacnienie napięciowe $A \rightarrow \infty$,**
- **rezystancje obu wejść względem masy są nieskończone,**
- **rezystancja między wejściami $R_{WE} \rightarrow \infty$ (układ nie pobiera prądu z wejść)**
- **rezystancja wyjściowa jest pomijalnie mała $R_{WY} \rightarrow 0$,**
- **nieograniczone pasmo przenoszenia (własności częstotściowe wzmacniacza nie mają wpływu na jego pracę)**



Idealny wzmacniacz operacyjny nie istnieje!

Rzeczywiste wzmacniacze operacyjne:

- Rezystancje wejściowe wynoszą: $10^4 - 10^{12} \Omega$, wyjściowe: $1 - 10^4 \Omega$.
- Wzmacnienie dla małych częstotści może sięgać 10^6 (szybko spada z częstotścią)
- Budując wzmacniacz o wzmacnieniu 10 możemy określić jego charakterystykę częstotściową i pasmo przenoszenia



Rzeczywiste wzmacniacze operacyjne wystarczająco dobrze spełniają założenia dla wzmacniaczy idealnych, by model na nich oparty był stosowalny

np. LM 318: $A > 20\,000$, $R_{WE} = 10^{10} \Omega$, $R_{WY} = 100 \Omega$

niestety ograniczone pasmo przenoszenia ($A \cdot \Delta\omega = const$)

Wzmacniacz operacyjny $\mu A741$ - schemat

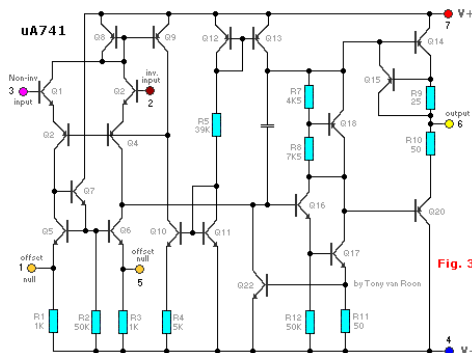
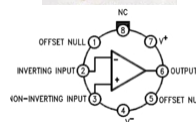


Fig. 3

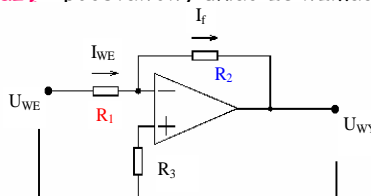


Parametry wzmacniacza $\mu A 741$:

- wzmocnienie przy otwartej pętli sprzężenia $k= 100\ 000$
- rezystancja wejściowa $R_i= 2\ M\Omega$
- maksymalne różnicowe napięcie wejściowe $= \pm 30\ V$
- napięcie zasilania $\pm 15\ V$
- pobór mocy $45\ mW$

Wzmacniacz odwracający fazę - podstawowy układ ze wzmacniaczem operacyjnym

Wzmocnienie ?



- ❖ napięcie wyjściowe układu jest skończone, lecz wzmocnienie „idealne” $A \rightarrow \infty$,
- ❖ z równania $U_{WY} = A \cdot (U_+ - U_-)$ wynika, że $U_+ = U_-$, czyli, że $U_- = 0$

nieskończona rezystancja wejściowa \rightarrow prądy wpływające do wejść pomijalne

równanie prądów w układzie:
$$I_{WE} = \frac{U_{WE} - U_-}{R_1} = \frac{U_- - U_{WY}}{R_2} = I_f$$

Stąd efektywne wzmocnienie układu:
$$\frac{U_{WY}}{U_{WE}} = -\frac{R_2}{R_1} = A$$

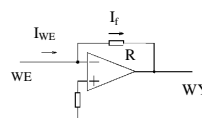
Ponieważ potencjał $U_- = 0$, rezystancja wejściowa układu wynosi R_1

Konwerter prąd-napięcie

gdy w układzie rezystor R_1 nie istnieje ($R_1 \rightarrow 0$) $\Rightarrow U_{WY} = I_{WE} \cdot R_2$

Zastosowanie:

do współpracy ze źródłami prądowymi, np. fotodiody, fotopowielacze



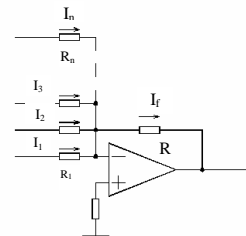
Wzmacniacz sumujący

w układzie wzmacniacza odwracającego fazę:

Suma prądów, które dopływają do wejścia odwracającego fazę jest równa prądowi sprzężenia zwrotnego:

$$\sum I_i = \sum \frac{U_{wei}}{R_i} = I_f = \frac{-U_{wy}}{R}$$

stąd: $U_{wy} = -R \sum \frac{U_{WEi}}{R_i}$



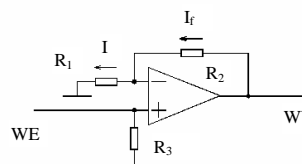
napięcie wyjściowe jest proporcjonalne do sumy napięć wejściowych z wagami R/R_i .

Jeśli wszystkie oporniki będą miały wartość oporu R, to

$$U_{wy} = -(U_{WE1} + U_{WE2} + \dots + U_{WEN})$$

Wzmacniacz nieodwracający fazy:

napięcie wejściowe podawane jest na wejście nieodwracające (+) wzmacniacza operacyjnego



Różnica napięć między wejściami wzmacniacza U_+ i U_- jest infinitesimalna

→ prąd płynący w pętli sprzężenia zwrotnego: $I_f = \frac{U_{WY} - U_{WE}}{R_2} = \frac{U_{we}}{R_1} = I$

wzmocnienie układu: $\frac{U_{WY}}{U_{WE}} = 1 + \frac{R_2}{R_1} = A$

Rezystor R_3 określa rezystancję wejściową układu

Zastosowanie: współpraca z wysokooporowymi źródłami sygnału jak np. termopary

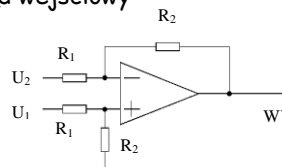
Wtórnik napięciowy:

gdy w układzie wzmacniacza $R_1 \rightarrow \infty$, → $A=1$,

lecz prąd wyjściowy może być znacznie większy niż prąd wejściowy

Wzmacniacz różnicowy
napięcie wyjściowe:

$$U_{wy} = \frac{R_2}{R_1} (U_1 - U_2)$$



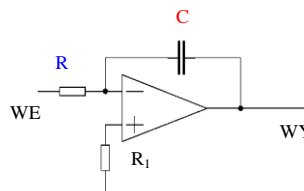
Inne operacje matematyczne na sygnałach

Wzmacniacz całkujący

Równanie prądów w układzie ma postać:

$$I_{WE} = \frac{U_{WE}}{R} = I_f = \frac{dq}{dt} = -C \frac{d}{dt} U_{WY}$$

stąd:
$$U_{WY} = -\frac{1}{RC} \int U_{WE} dt$$



Dla wejściowych sygnałów harmonicznych (sinusoidea) charakterystyka częstotliwościowa układu:

$$\left| \frac{U_{WY}}{U_{WE}} \right| = \frac{1}{\omega RC}$$

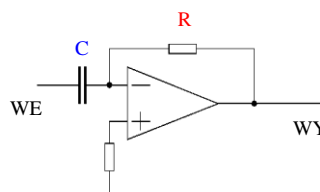
Inne operacje matematyczne na sygnałach c.d.

Wzmacniacz różniczkujący:

Zamiana kondensatora i opornika miejscami!

$$I_{WE} = \frac{dq}{dt} = C \frac{d}{dt} U_{WE} = I_f = -\frac{U_{WY}}{R}$$

czyli:
$$U_{WY} = -RC \frac{d}{dt} U_{WE}$$



Charakterystyka częstotliwościowa tego układu dla wejściowych sygnałów harmonicznych:

$$\left| \frac{U_{WY}}{U_{WE}} \right| = \omega RC$$

Zastosowanie wzmacniaczy całkujących i różniczkujących:

=> formowanie sygnałów analogowych

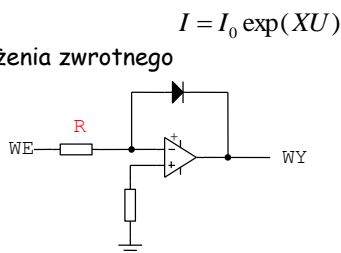
Inne operacje matematyczne na sygnałach c.d.

Wzmacniacz logarytmujący:

element o charakterystyce wykładniczej w pętli sprzężenia zwrotnego

$$I_{WE} = \frac{U_{WE}}{R} = I_f = I_0 \exp(-XU_{WY})$$

$$U_{WY} = -\frac{1}{X} \ln\left(\frac{U_{WE}}{RI_0}\right)$$



element nieliniowy: dioda, tranzystor bipolarny

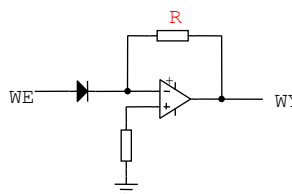
Wzmacniacze logarytmujące: przetwarzanie sygnałów o dużej dynamice zmian

Wzmacniacz antylogarytmujący:

zamiana miejscami rezystora i elementu nieliniowego

$$I_{WE} = I_0 \exp(XU_{WE}) = I_f = \frac{-U_{WY}}{R}$$

$$U_{WY} = -I_0 R \cdot \exp(XU_{WE})$$



Układy mnożące: kombinacja wzmacniaczy sumujących, odejmujących, logarytmujących i antylogarytmujących

Rejestracja i analiza sygnałów analogowych

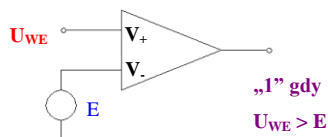
- Komparator analogowy
- Przetwornik analogowo-cyfrowy (ADC)

Komparator analogowy:

- układ pośredniczący między elektroniką analogową i cyfrową

Komparator analogowy służy do porównywania napięć analogowych

WEJŚCIE

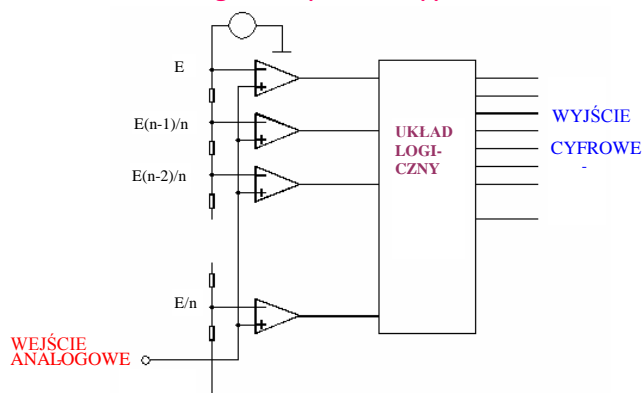


Komparator - specyficzny rodzaj wzmacniacza porównującego dwa napięcia:

- V_+ (na wejściu nieodwracającym fazy) i
- V_- (na wejściu odwracającym fazę).

Jeśli zachodzi relacja: $V_+ > V_-$, to stan wyjściu jest jedyneką logiczną

Przetworniki analogowo-cyfrowe typu flash

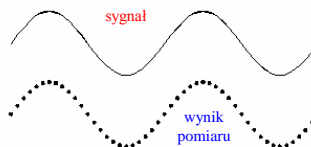
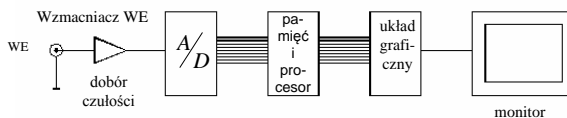


- Dokładność przetworników 10 bitów przy częstotliwości próbkowania 1 GHz (Hewlett-Packard, Tektronix, National Instruments, Agiris)
- Możliwe tworzenie układów przetworników pracujących sekwencyjnie
→ częstość próbkowania sięga 10 GHz
- Przetworniki typu „flash” o większej liczbie bitów są wolniejsze:
12 bitów - 100 MHz, 14 bitów - 50 MHz (firma Ga-Ge).

Przetwornik analogowo cyfrowy - podstawowy element układów pomiarowych

Przykład: **oscylloskop cyfrowy**

UPROSZCZONY SCHEMAT OSCYLOSKOPU CYFROWEGO



Szybkie przetworniki analogowo-cyfrowe i cyfrowo-analogowe: podstawowe urządzenia do cyfrowego zapisu, przetwarzania i odtwarzania obrazu i dźwięku